

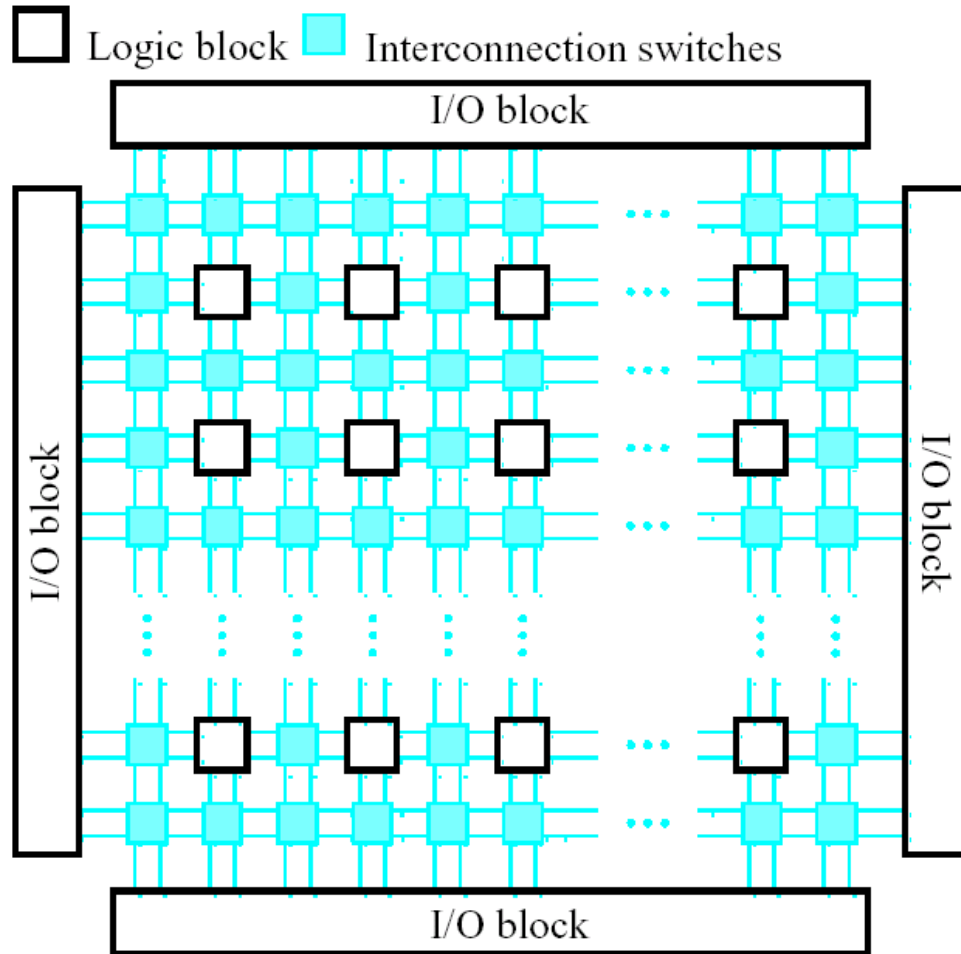
تراشه‌های منطقی برنامه پذیر

انواع تراشه‌های برنامه‌پذیر

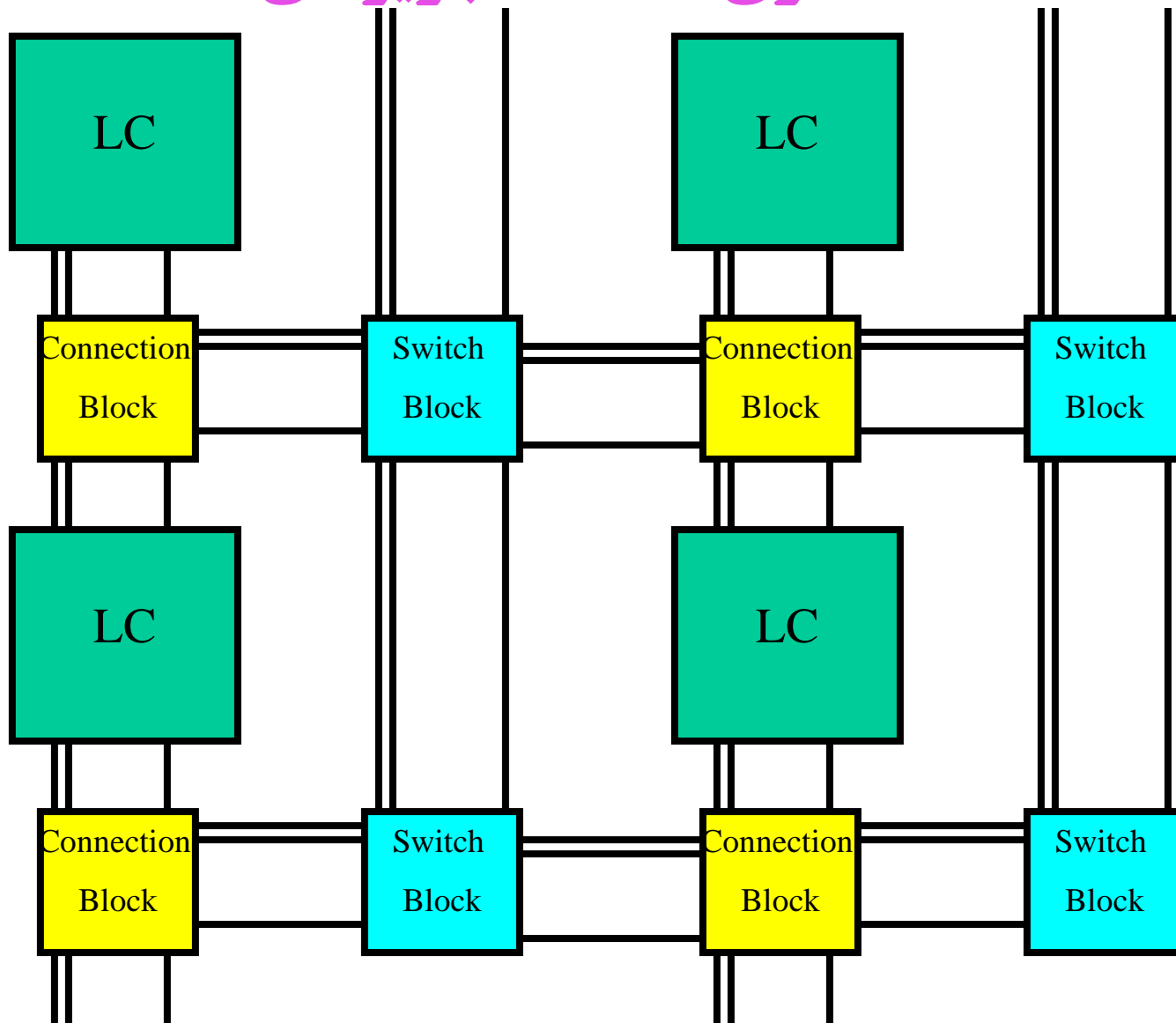
• جنبه‌های تفاوت:

- ☐ فناوری برنامه‌ریزی تراشه
- ☐ ساختار بلوک‌های منطقی
- ☐ معماری اتصالات برنامه‌پذیر
- ☐ ساختار مدار IO block
- ☐ Hard core

ساختار FPGA



معماری اتصالات جزیره‌ای



معماری اتصالات

• **CB:**

□ اتصال LB به قطعه سیم

• **SB:**

□ اتصال قطعه سیم به قطعه سیم

□ ساخت با

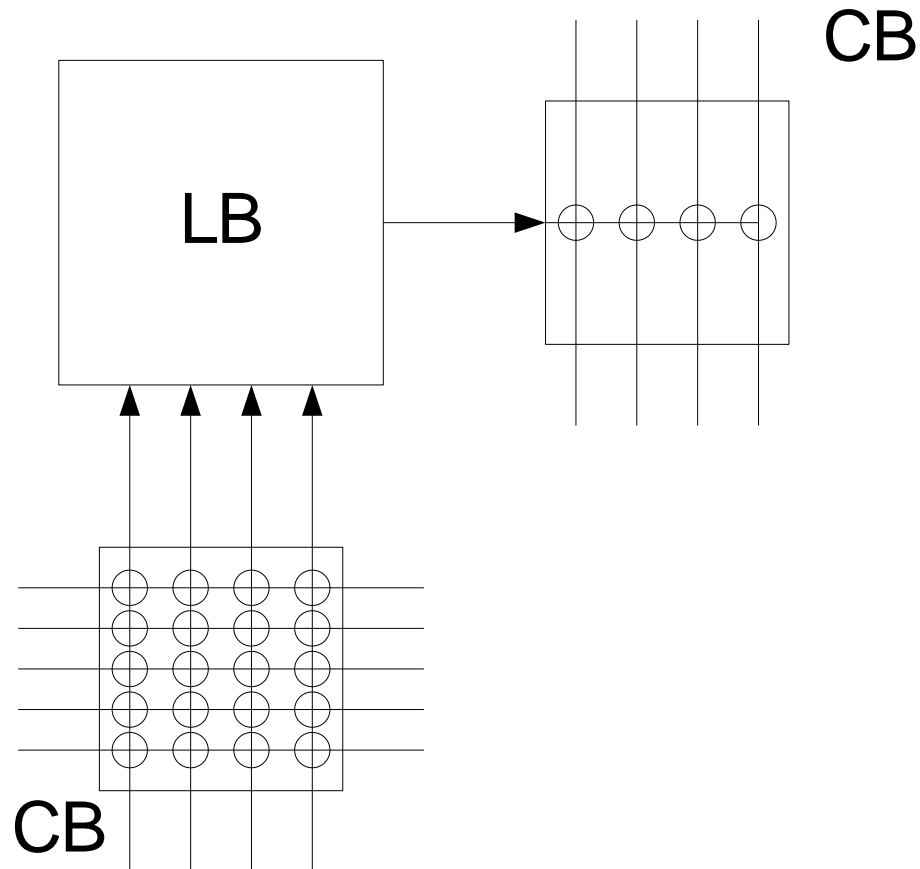
- ترانزیستور عبور

- بافر سه حالتی

- مالتی پلکسر

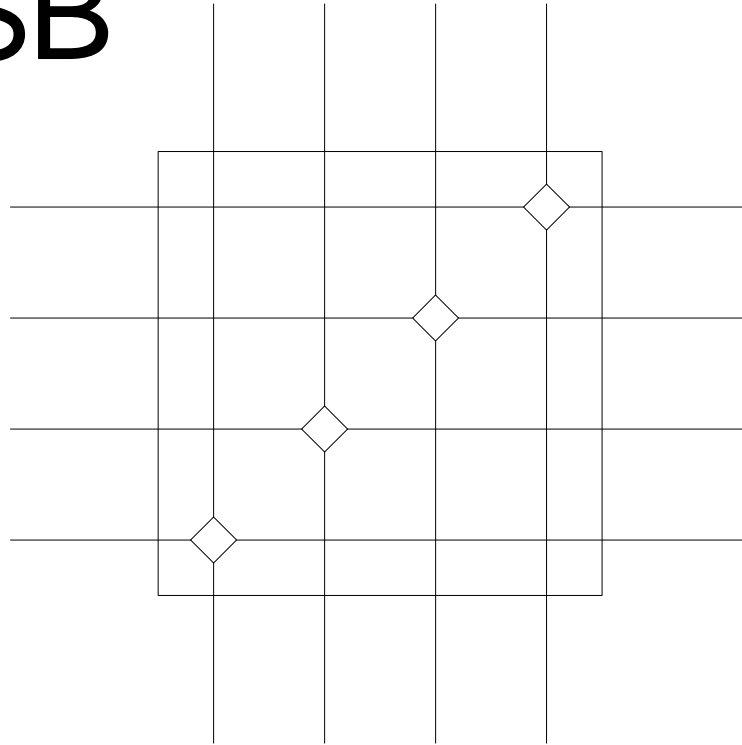
Connection Block

فقط بخشی از نقاط قابل برنامه‌ریزی □

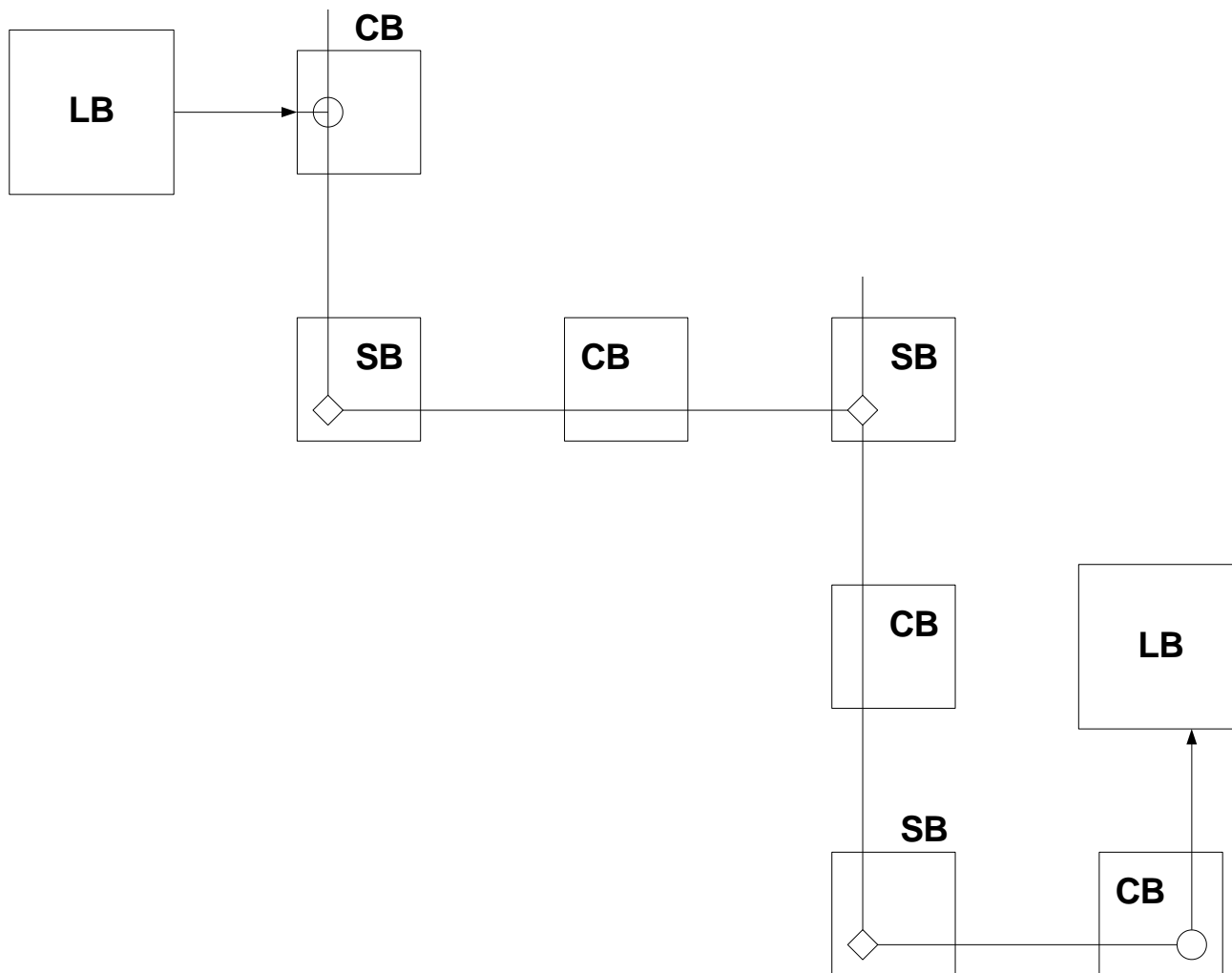


Switch Block

SB

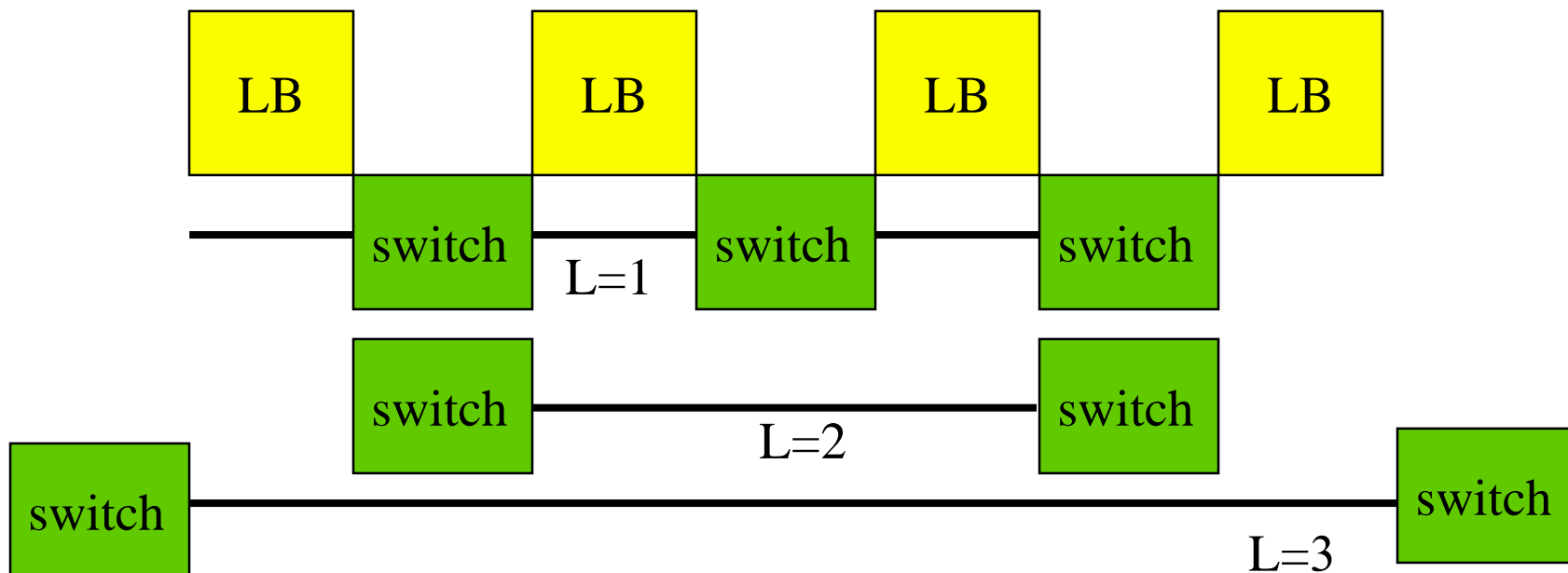


معماری اتصالات

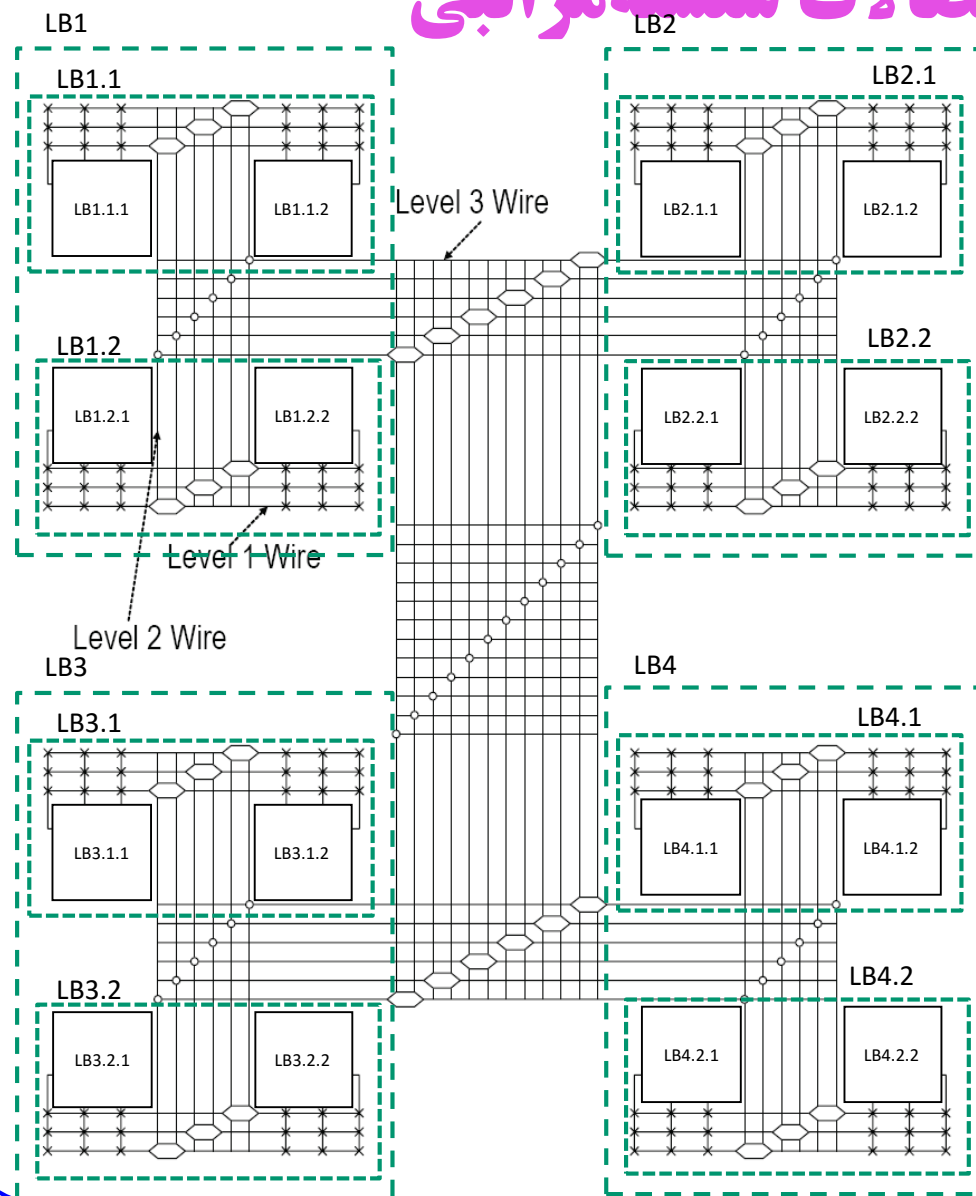


معماری اتصالات

□ اتصالات با طول بیش از یک



معماری اتصالات سلسله‌مراتبی

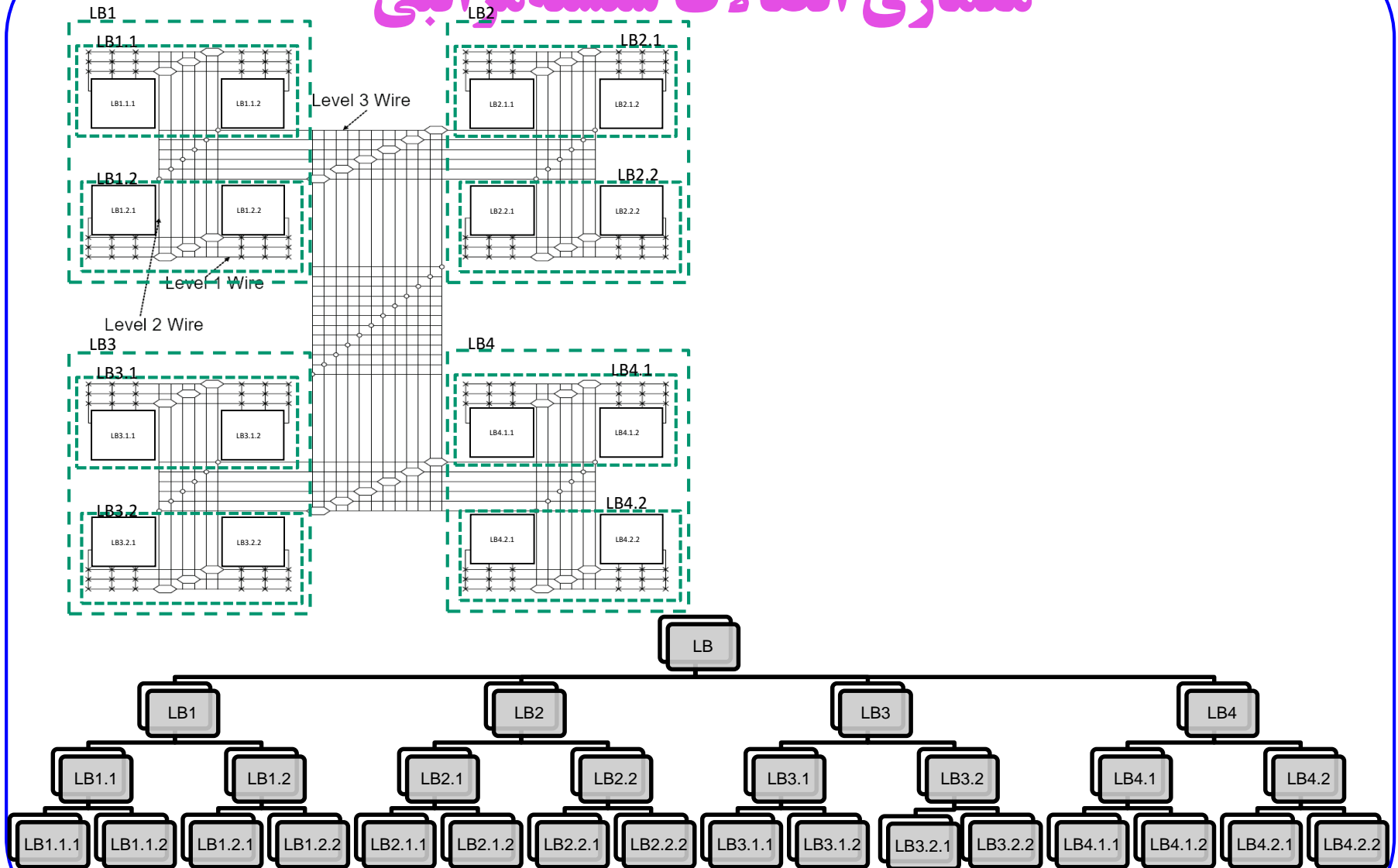


اتصال یک
بلوک به بلوک
دیگر:

– عبور از حداکثر
سه سطح
سوئیچ

ابزار جایابی
LBهای
متصل را در
یک خوشه قرار
می‌دهد

معماری اتصالات سلسله‌مراتبی



بلوک‌های ورودی-خروجی

IO Blocks

بلوک‌های ورودی-خروجی

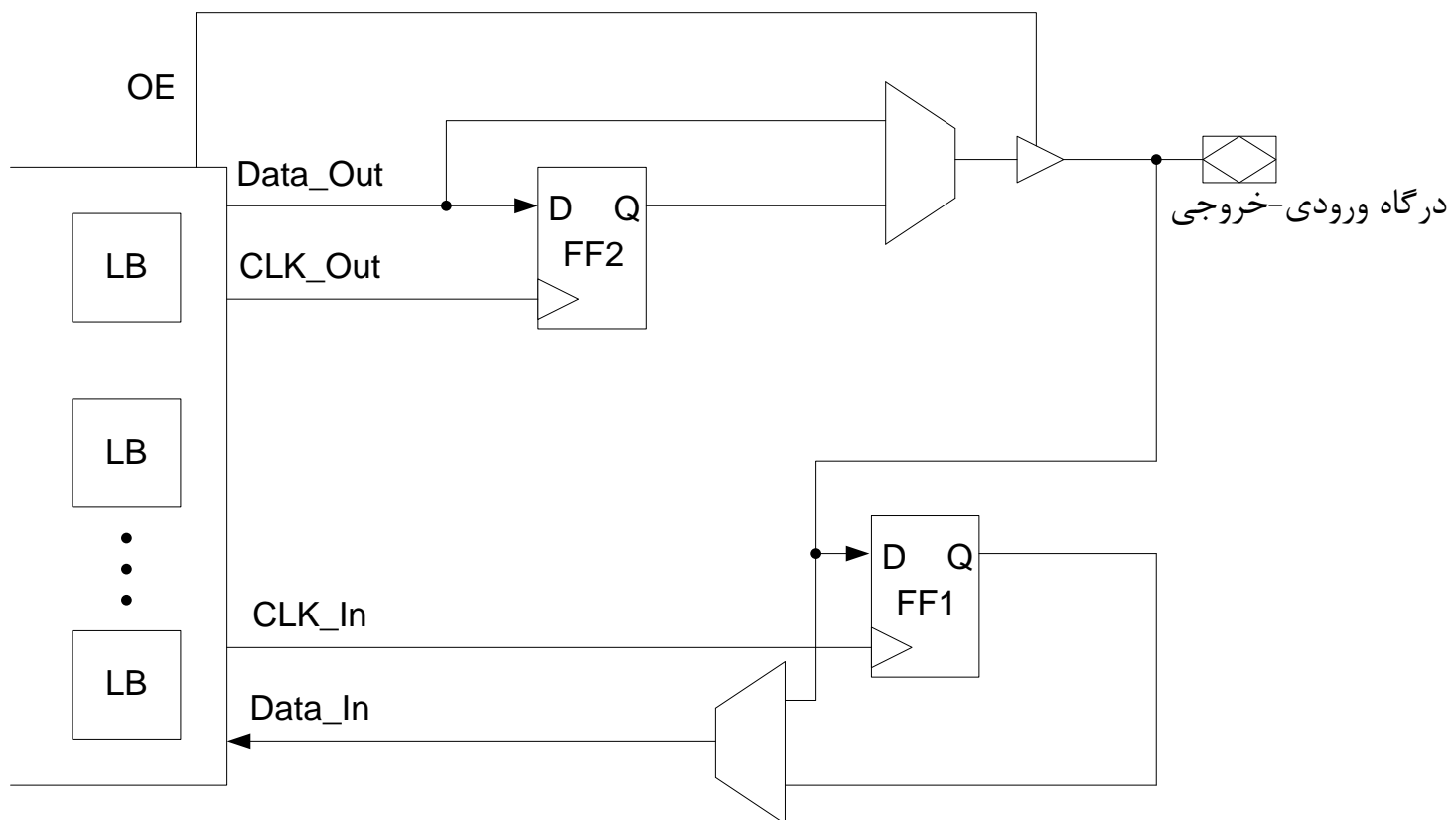
• IOB:

□ ارتباط بین داخل و خارج تراشه

□ وظایف اصلی:

- تقویت سیگنال خروجی
- ثبت خروجی در ثبات و همگام کردن با کلاک
- انتخاب از بین چند سیگنال و ارسال آن به درگاه خروجی
- فعال یا غیرفعال کردن درگاه خروجی
- همگام کردن ورودی دریافتی از درگاه ورودی و همگام کردن آن با کلاک

بلوک‌های ورودی-خروجی



بلوک‌های ارتباط سریال سریع

• بلوک فرستنده/گیرنده گیگابیتی:

□ نیاز برخی از کاربردها به ارسال و دریافت داده‌ها با سرعت‌های بسیار بالا

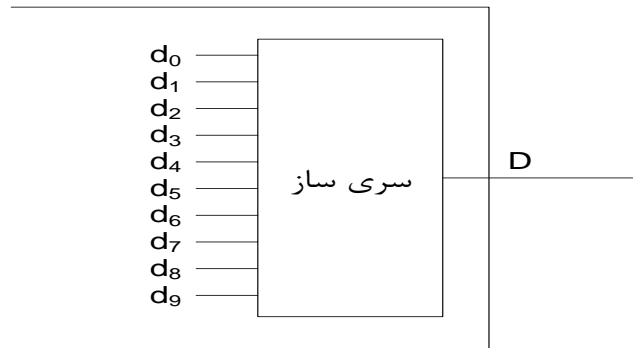
- چند میلیارد بیت در ثانیه یا Gbps

□ ارسال و دریافت داده‌ها

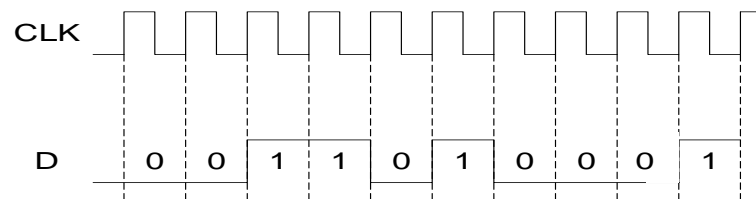
- به صورت سریال (یک بیت در هر کلاک)

- روی دو خط تفاضلی

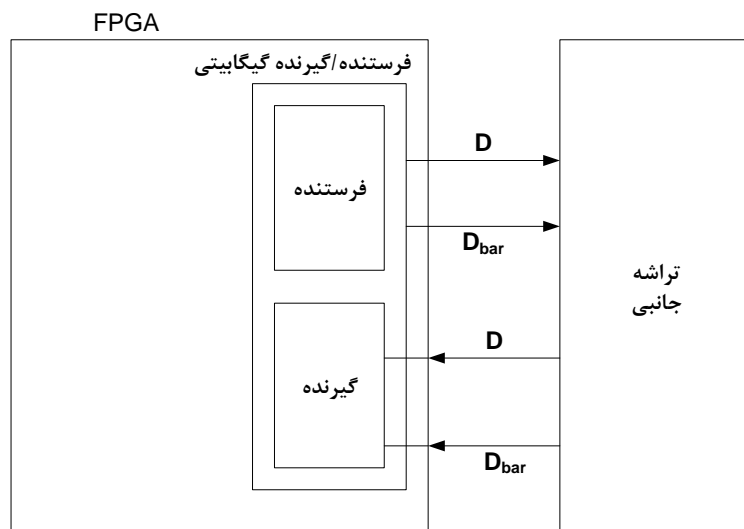
بلوک‌های ارتباط سریال سریع



d_0	<input type="text" value="0"/>
d_1	<input type="text" value="0"/>
d_2	<input type="text" value="1"/>
d_3	<input type="text" value="1"/>
d_4	<input type="text" value="0"/>
d_5	<input type="text" value="1"/>
d_6	<input type="text" value="0"/>
d_7	<input type="text" value="0"/>
d_8	<input type="text" value="0"/>
d_9	<input type="text" value="1"/>



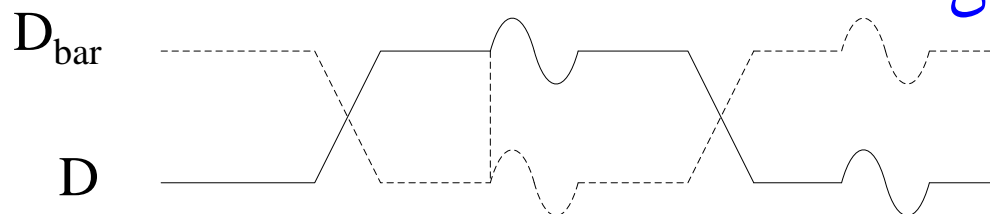
بلوک‌های ارتباط سریال سریع



(الف)

• مزایای ارسال و دریافت تفاضلی:

□ مقاوم در برابر اغتشاش

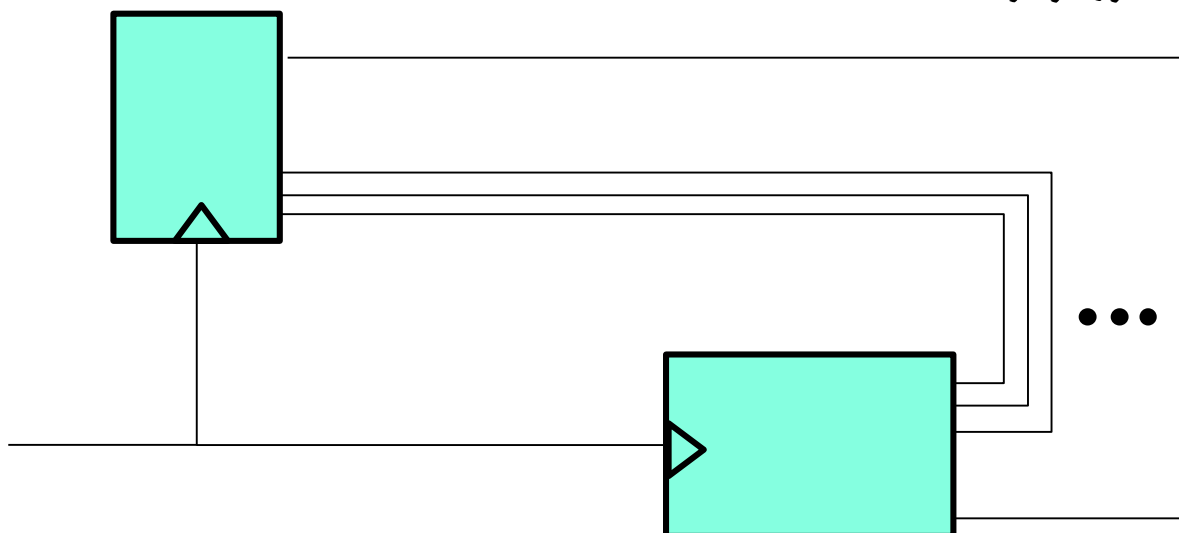


(ب)

بلوک‌های ارتباط سریال سریع

• مشکلات ارسال و دریافت موازی در سرعت بالا:

- ☐ تداخل الکترومغناطیسی بین خطوط نزدیک
 - ☐ همزمان کردن دریافت سیگنال‌ها
 - ☐ همگام کردن کلاک فرستنده و گیرنده
 - ☐ همگام کردن تعداد زیاد بیت موازی با یک کلاک یکتا
- ← افزایش هزینه ساخت برد و تراشه



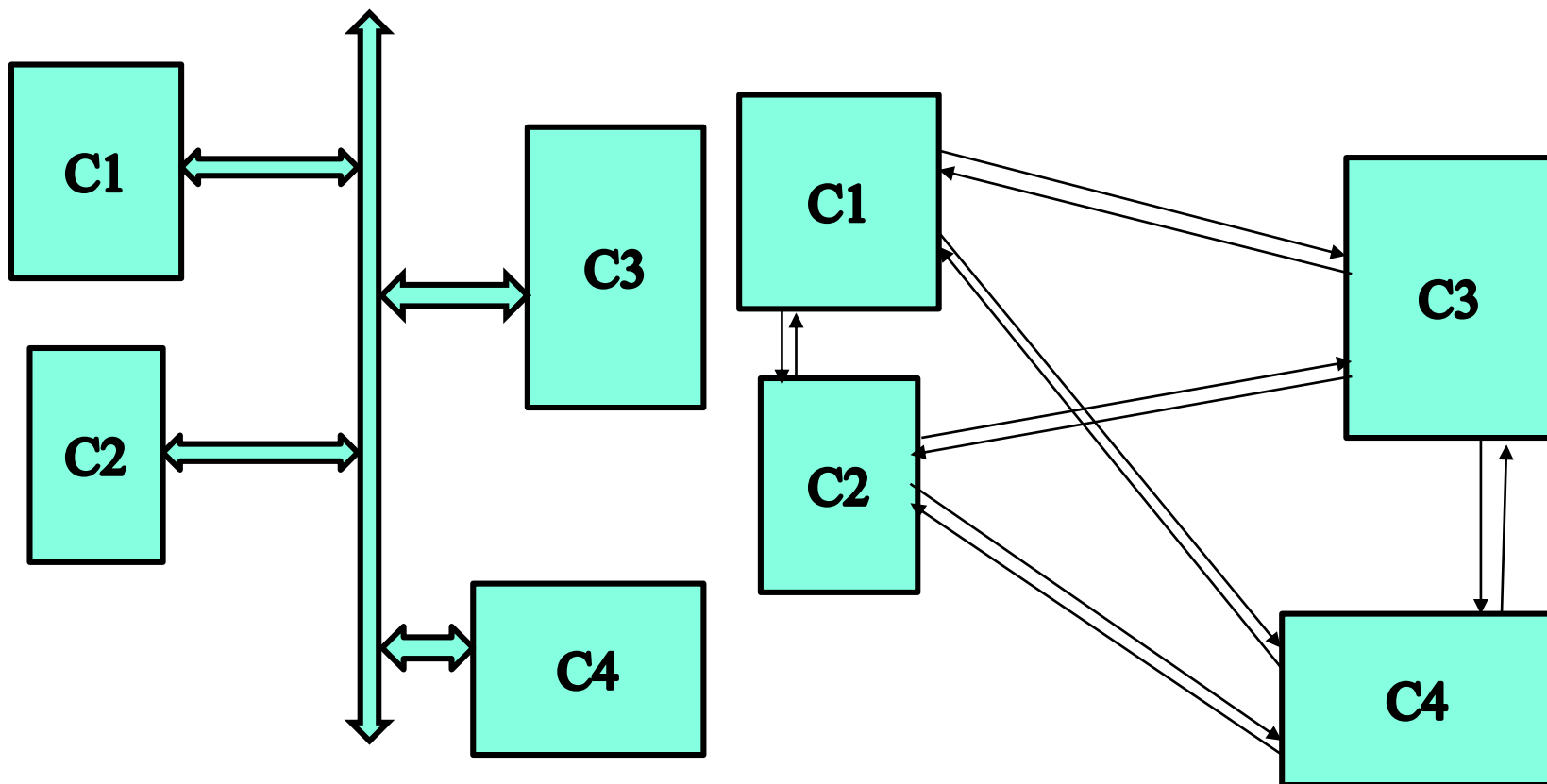
• مدار PLL:

- ☐ بازیابی کلاک

بلوک‌های ارتباط سریال سریع

• مشکلات ارسال و دریافت موازی:

□ ارسال (یا دریافت) همزمان بین چند بلوک: غیر ممکن یا بسیار پرهزینه



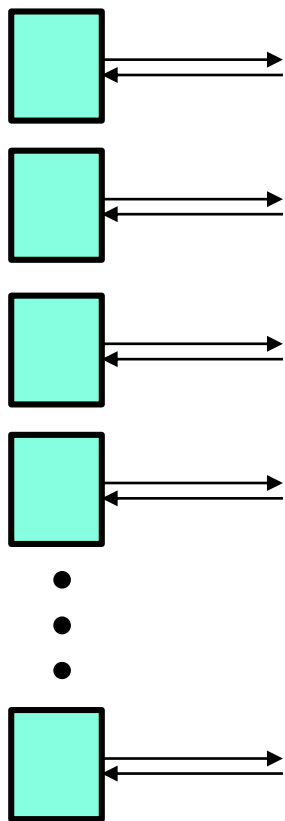
هر فلش: دو خط تفاضلی

بلوک‌های ارتباط سریال سریع

- ارسال و دریافت داده‌های n بیتی:

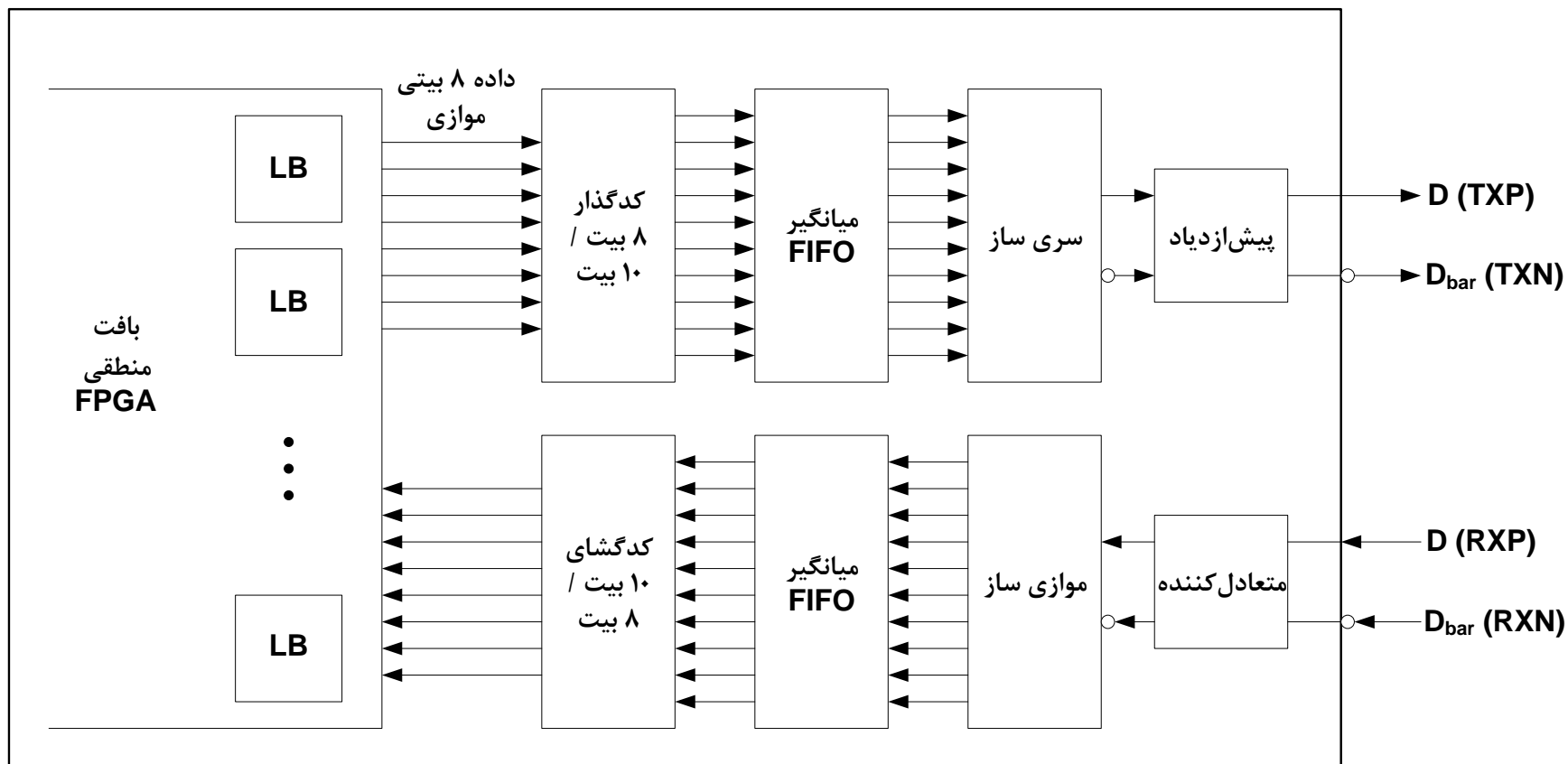
- ☐ استفاده از چند بلوک به طور موازی:

- ☐ در Virtex-7: تا ۹۶ بلوک



بلوک‌های ارتباط سریال سریع

FPGA

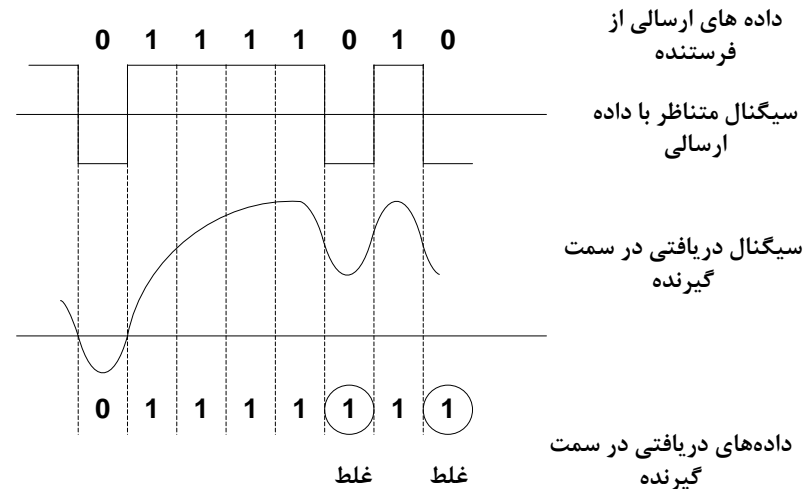
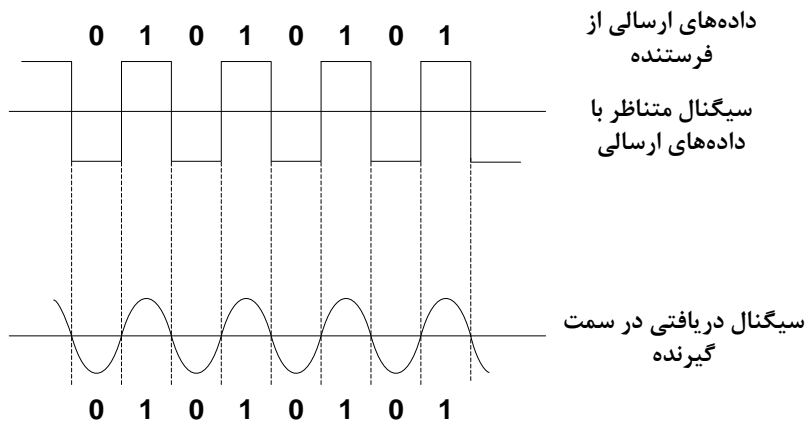


کدگذار ۸ بیت به ۱۰ بیت

مشکل:

❑ '۱' های متوالی (یا '۰' های متوالی) ← خطا

- سرعت بسیار بالا، فیلتر شدن فرکانس های بالا توسط خطا، به هم خوردن تعادل DC



• کدگذار ۸ بیت به ۱۰ بیت (بیت):

❑ تضمین عدم وجود پنج '۱' متوالی یا پنج '۰' متوالی

❑ ایجاد تعداد تقریباً مساوی '۱' و '۰'

• کدگشای ۱۰ بیت به ۸ بیت:

❑ عکس تبدیل در گیرنده

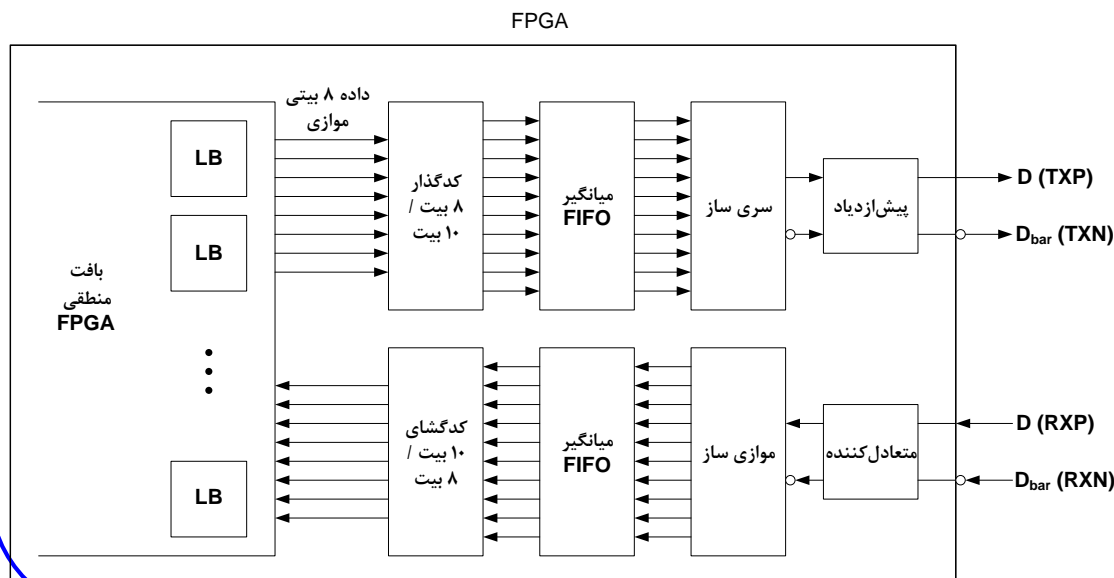
میانگیر FIFO

• FIFO Buffer:

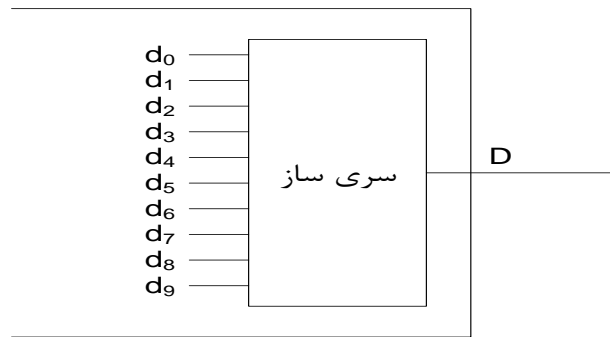
- ❑ در فرستنده: Serializer داده‌ها را به ترتیب می‌خواند و سری می‌کند
- ❑ عدم هماهنگی سرعت تولید داده‌های ۱۰ بیتی با سرعت ارسال سری‌ساز
- FIFO ← برای هماهنگی این دو

❑ در گیرنده:

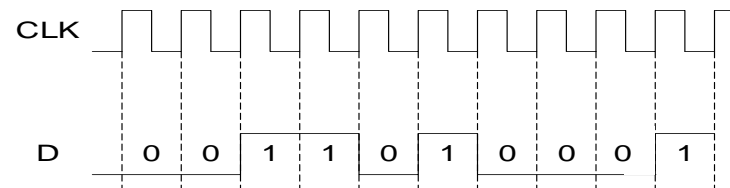
- برعکس
- + دریافت از چند بلوک همزمان
- ← نیاز به هماهنگی



سری ساز

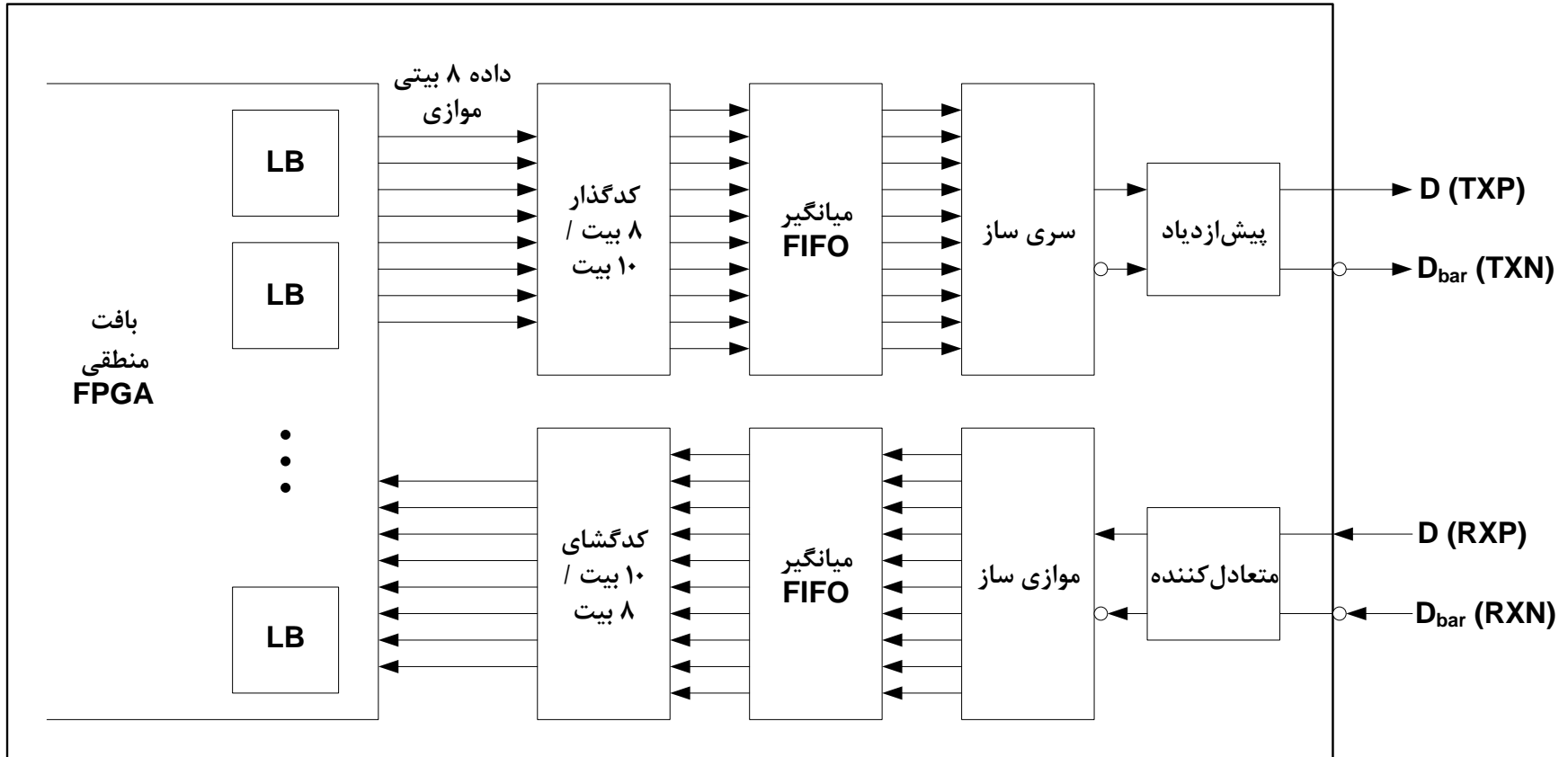


d_0	<input type="text" value="0"/>
d_1	<input type="text" value="0"/>
d_2	<input type="text" value="1"/>
d_3	<input type="text" value="1"/>
d_4	<input type="text" value="0"/>
d_5	<input type="text" value="1"/>
d_6	<input type="text" value="0"/>
d_7	<input type="text" value="0"/>
d_8	<input type="text" value="0"/>
d_9	<input type="text" value="1"/>



موازی ساز

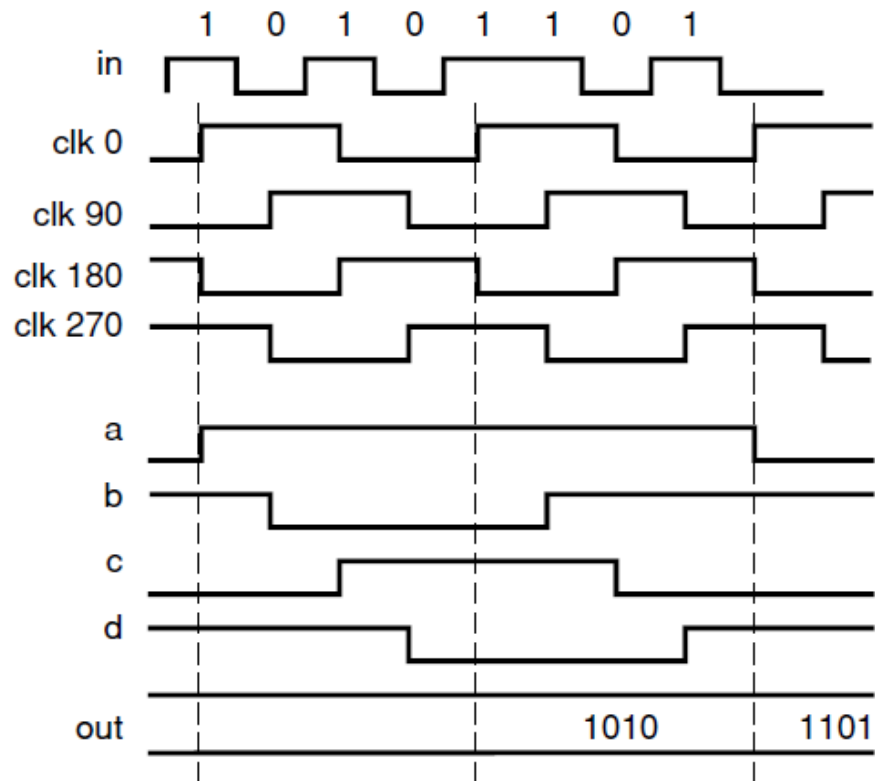
FPGA



موازی ساز

• نمونه برداری با سرعت بالا

□ بالاتر از فرکانس کلاک



پیش‌ازدیاد

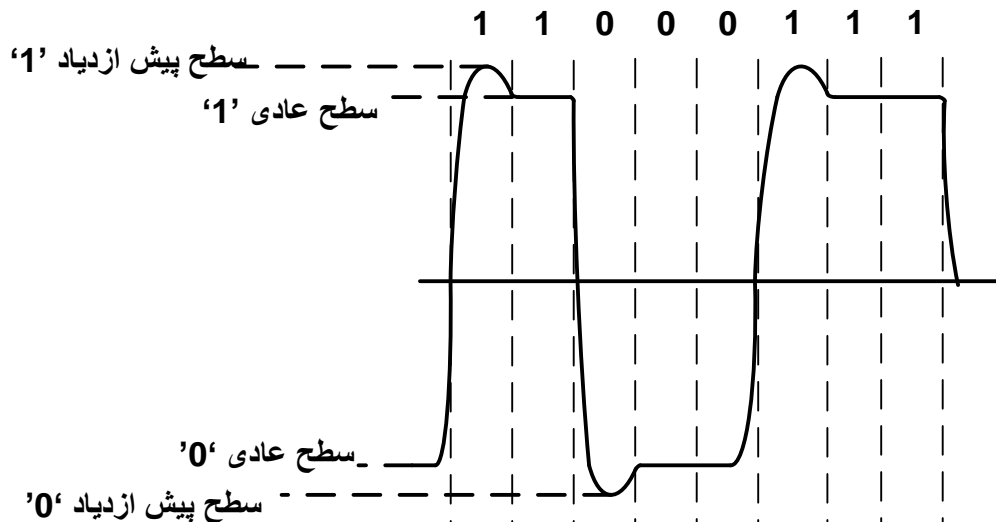
• Pre-emphasis:

□ سرعت بسیار بالا ← داده‌ها تا به گیرنده برسد تضعیف می‌شوند

- فیلتر یا تضعیف فرکانس‌های بالا

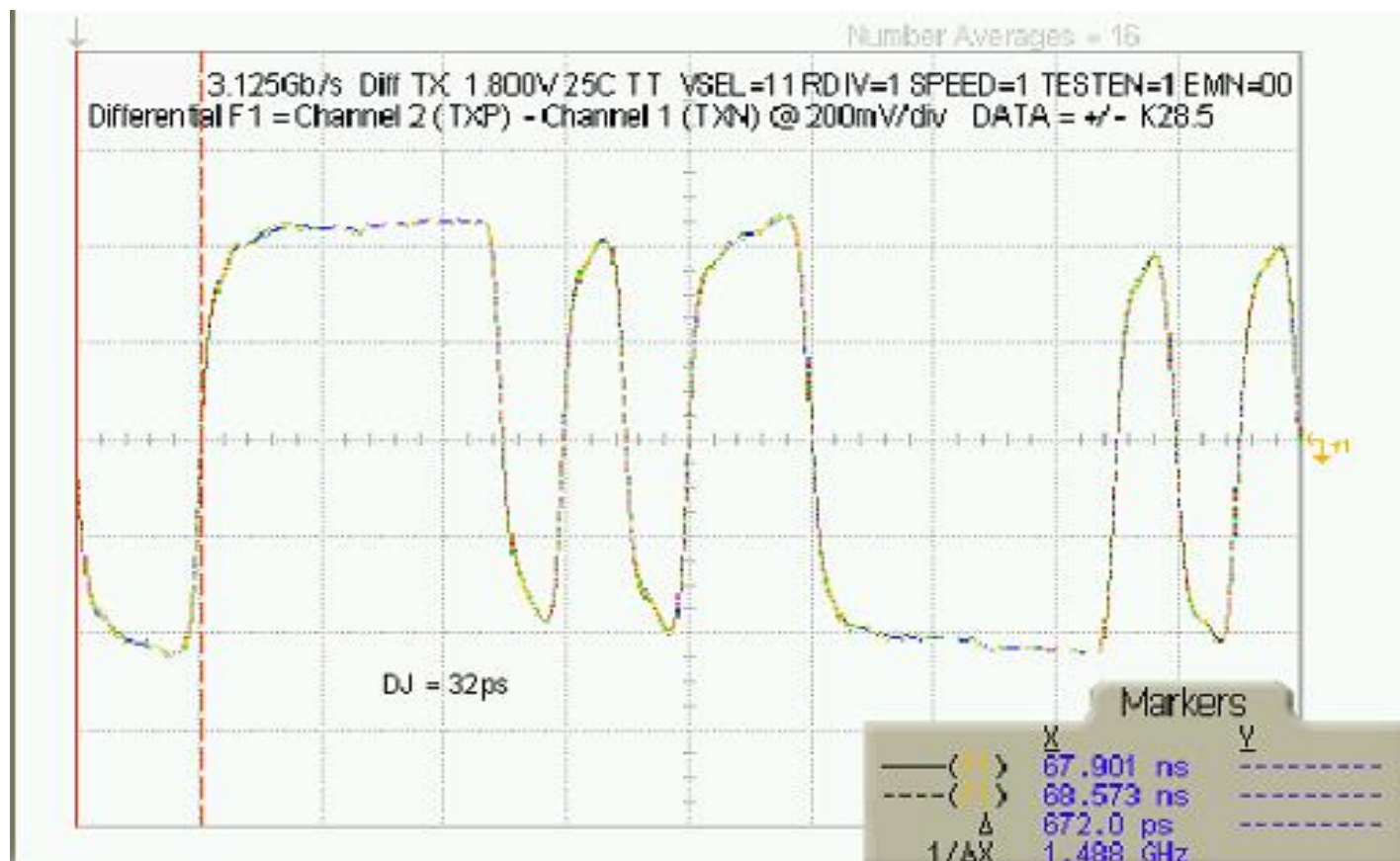
- باقی ماندن فرکانس‌های پایین‌تر

□ ← خطا در دریافت داده



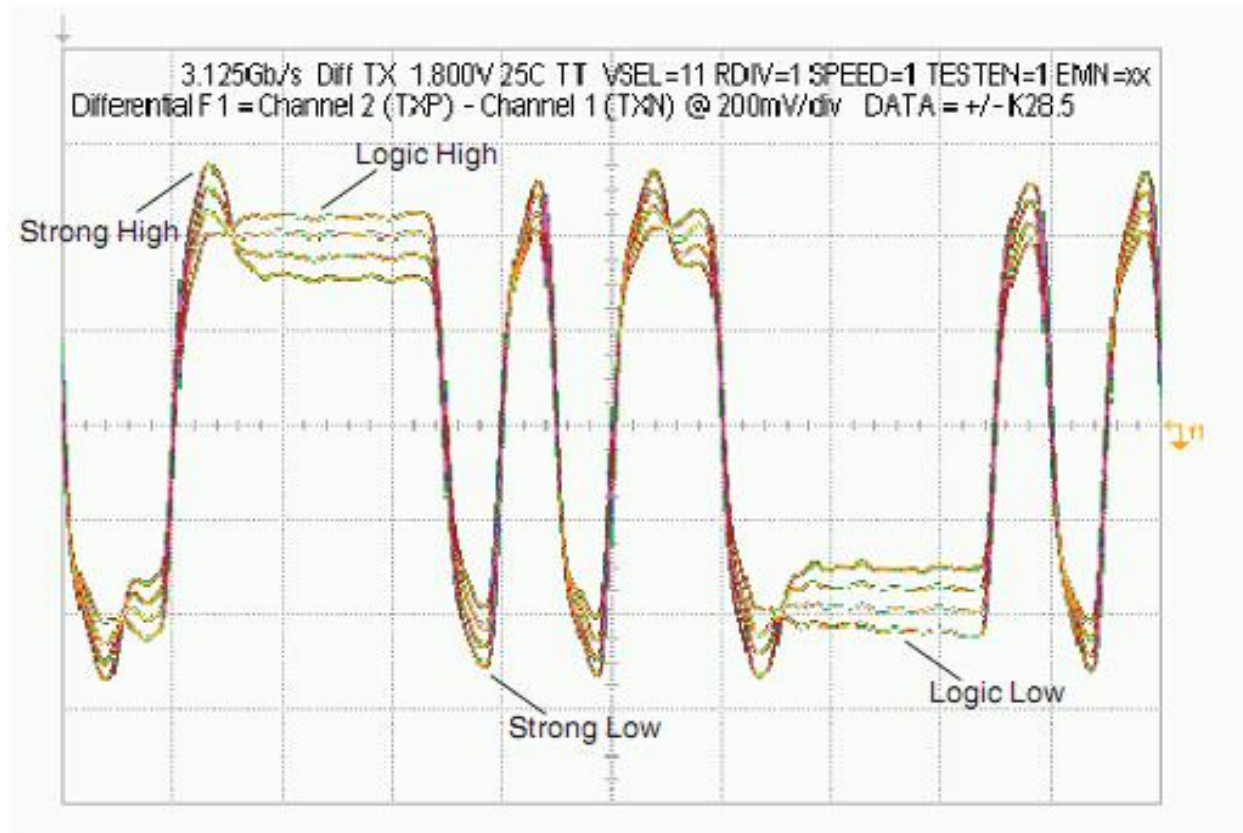
پیش از دیاد

بدون pre-emphasis □



پیش از دیاد

pre-emphasis با □



متعادل کننده

• Equalizer:

□ در گیرنده: تقویت فرکانس های بالاتر

□ مقدار pre-emphasis و equalization قابل تنظیم

- بستگی به مشخصات مورد

- طول اتصالات روی مورد

- ...

□ ← انتخاب مقدار مناسب: با سعی و خطا

پیش از دیاد و متعادل کننده

- تنظیم مقدار مناسب:

□ IP ها در ابزارها

– Data pattern generator

– Data pattern checker

□ ارسال و دریافت داده و بررسی میزان خطا

□ سپس تنظیم مقادیر

بلوک‌های خاص منظوره

Special-Purpose Blocks

بلوک‌های خاص منظوره

❑ بلوک‌های با کارایی بالا برای انجام اعمال پرکاربرد

• انواع:

❑ بلوک‌های محاسباتی

❑ بلوک‌های حافظه

❑ بلوک‌های پردازنده

❑ بلوک‌های مدیریت کلاک

بلوک‌های خاص منظوره

• اعمال محاسباتی:

☐ جمع

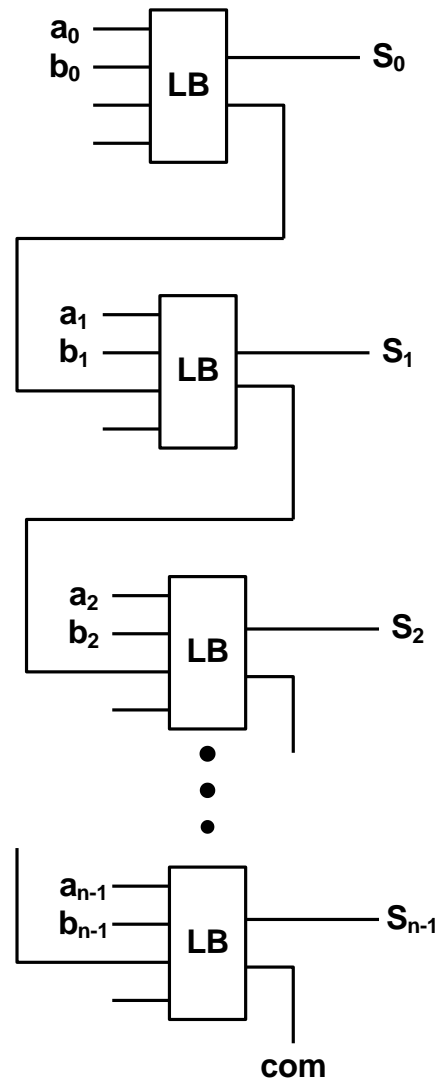
☐ تفریق

☐ مقایسه

☐ ضرب

☐ (MAC) Multiply-Accumulate

بلوک‌های محاسباتی



• جمع و تفریق و مقایسه

□ ساختار زنجیره نقلی (carry chain)

□ در logic block های مجاور

□ اتصال مستقیم (بدون MUX یا سویچ)

بلوک‌های محاسباتی

• ضرب

❑ می‌توان از LB ها استفاده کرد

- مصرف منابع زیاد

- سرعت پایین

- توان مصرفی بالا

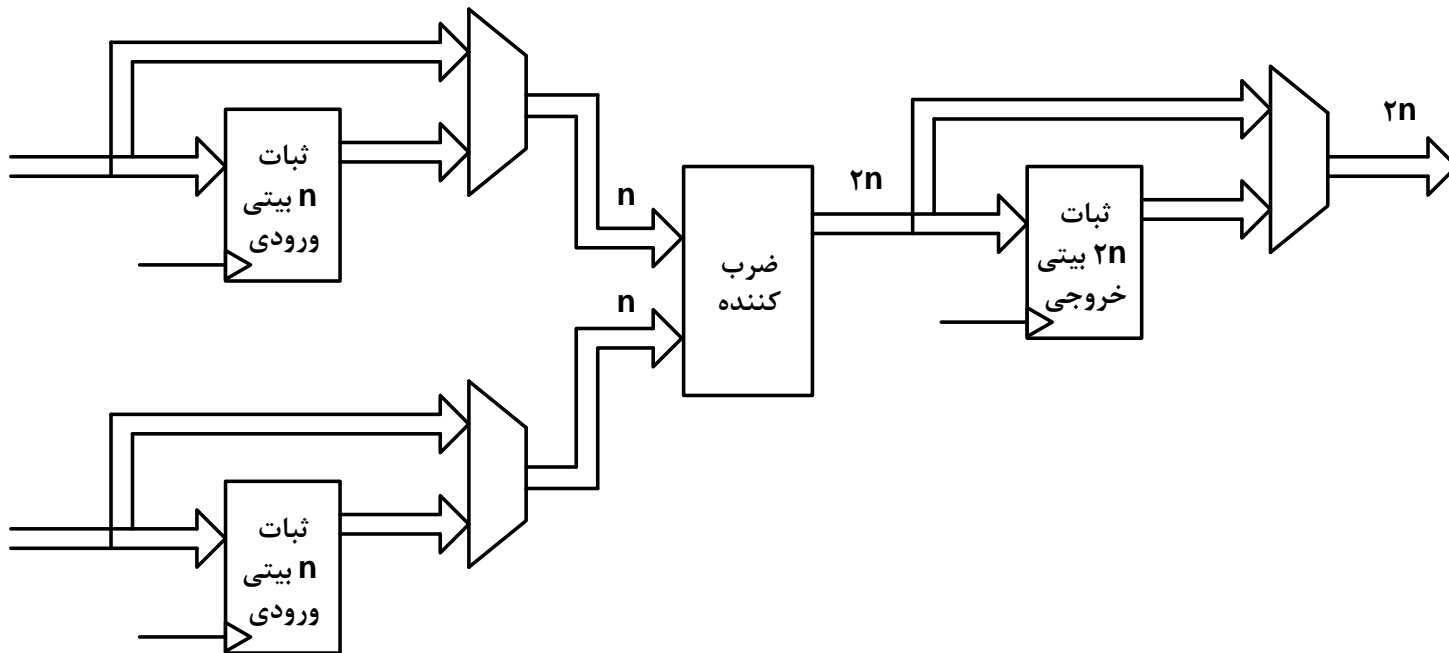
❑ بلوک‌های DSP به تعداد زیاد

بلوک‌های محاسباتی

• ضرب

□ به عنوان مدار ترکیبی

□ به عنوان مدار ترتیبی همگام با کلاک



بلوک‌های محاسباتی

• MAC

□ برای محاسباتی نظیر

```
for (i= 1 to n)  
    Acc ← (Ai * Bi ) + Acc ;
```

• FIR Filter

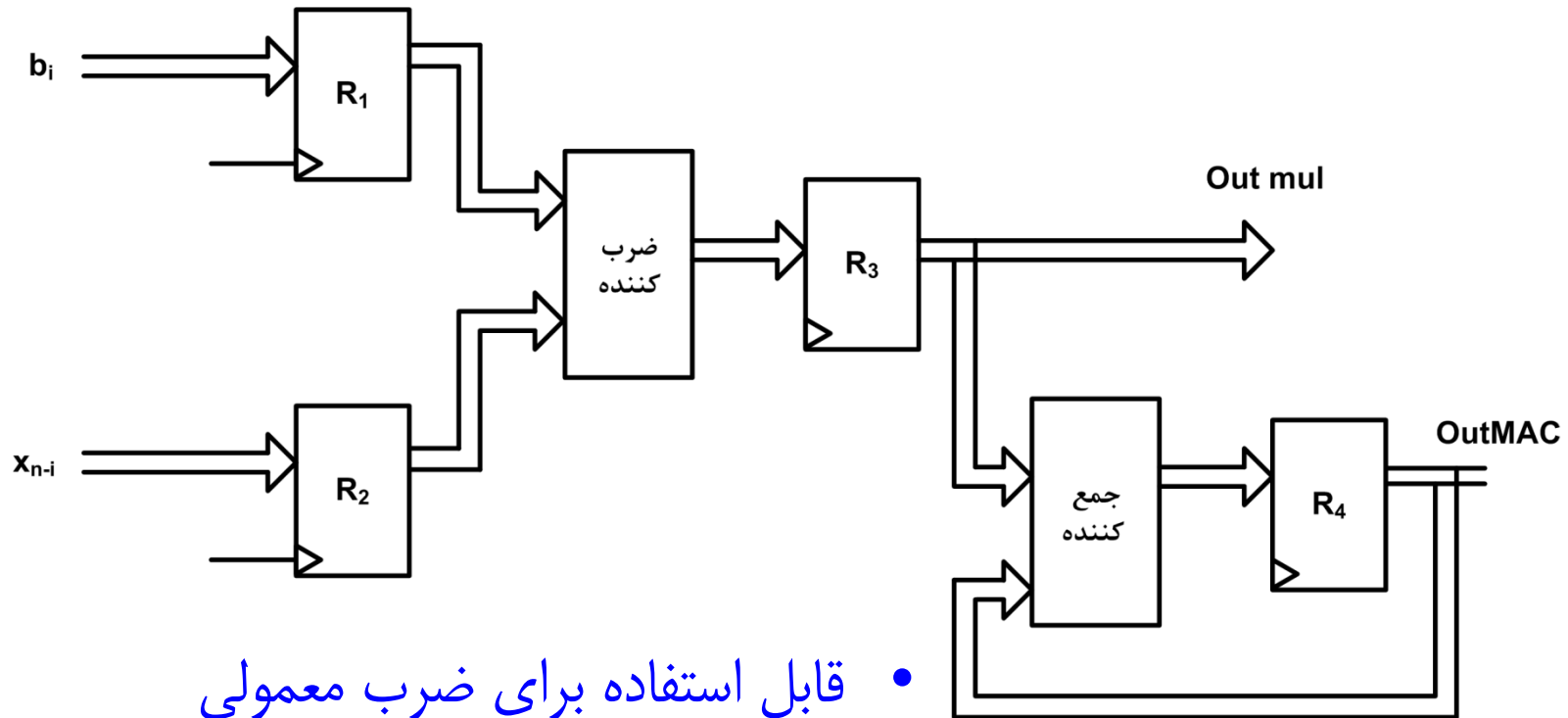
$$y[n] = b_0 \cdot x[n] + b_1 \cdot x[n-1] + \dots + b_m \cdot x[n-m]$$

بلوک‌های محاسباتی

$$y[n] = b_0 \cdot x[n] + b_1 \cdot x[n-1] + \dots + b_m \cdot x[n-m]$$

FIR Filter

همزمان با جمع $R3 + R4$ ، ضرب اعداد بعدی



قابل استفاده برای ضرب معمولی

بلوک‌های حافظه

• حافظه

□ در گذشته: حافظه خارجی

– ← سطح زیاد مورد

□ FPGAهای امروزی:

– حافظه داخل تراشه

• دونوع:

□ توزیع شده:

– با LUTها: k ورودی: 2^k بیت

– نیاز به حافظه بزرگ‌تر: اتصال دو یا چند LUT

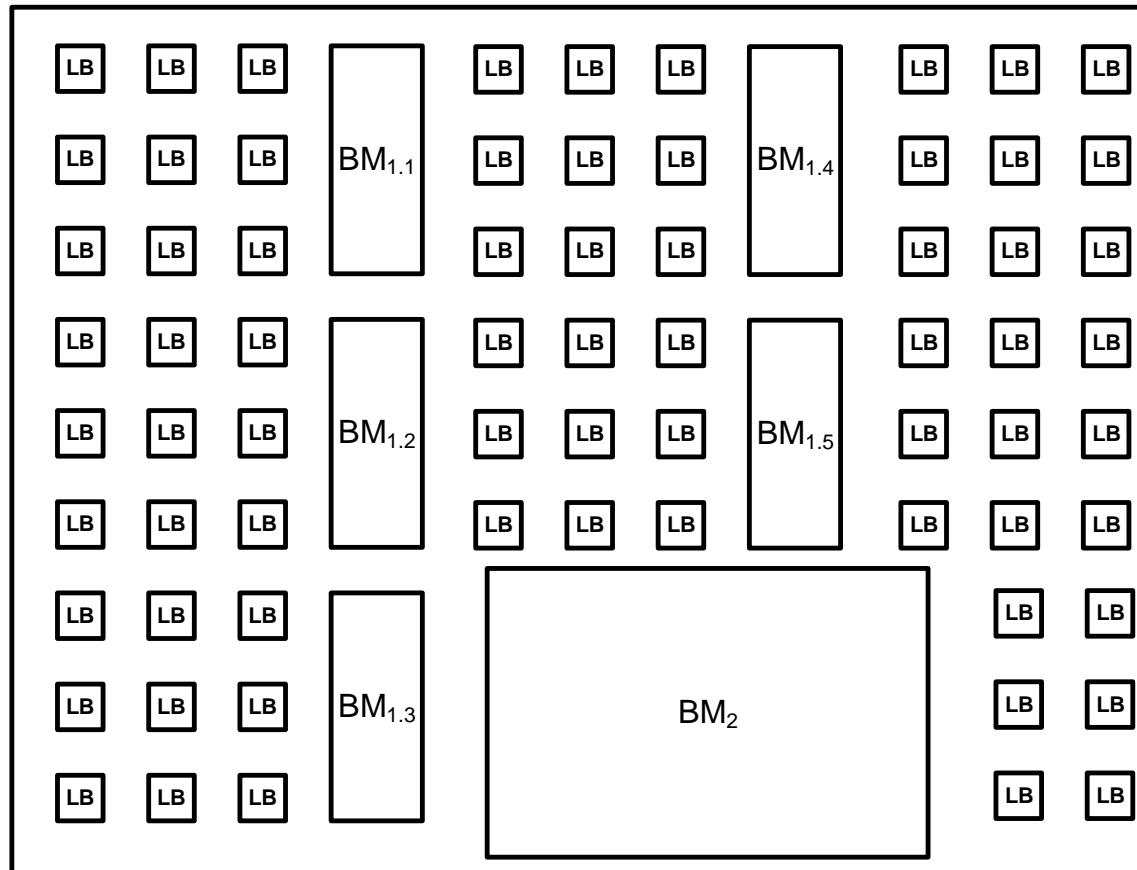
□ بلوکی:

– حافظه بزرگ‌تر و یکپارچه

بلوک‌های حافظه

• حافظه:

□ بعضی از تراشه‌ها در چند اندازه



بلوک‌های حافظه

• حافظه

□ بلوک بزرگ:

- مزیت

- اشکال

□ بلوک‌های کوچک‌تر

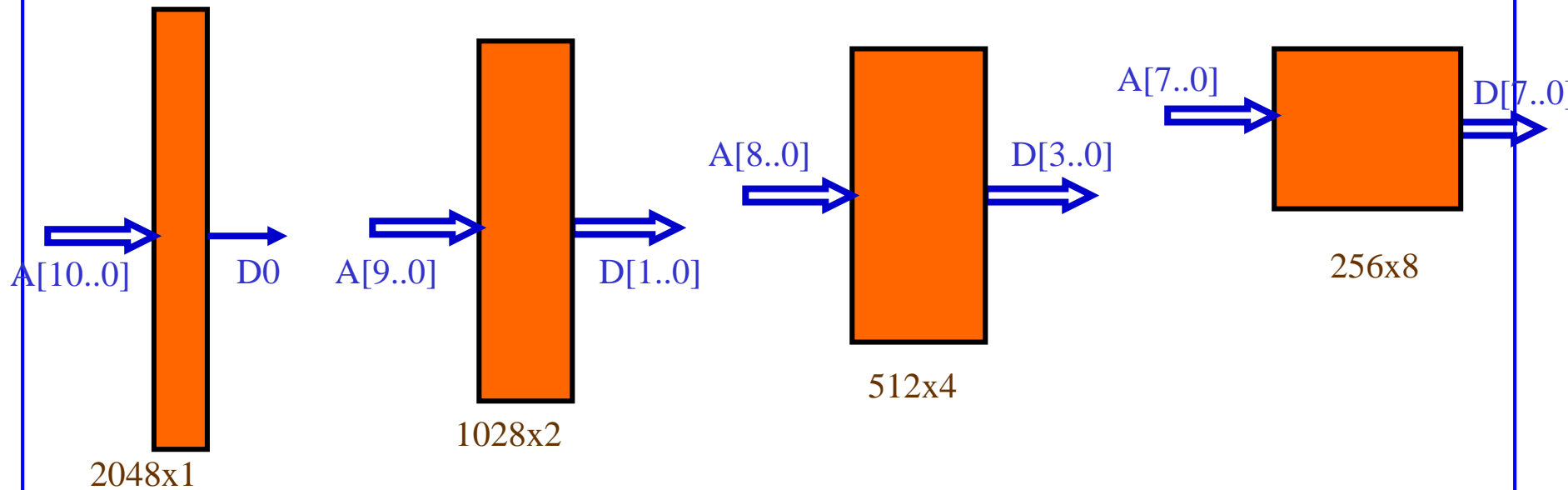
- مزیت

- اشکال

بلوک‌های حافظه

• حافظه

□ پیکربندی حافظه بلوکی

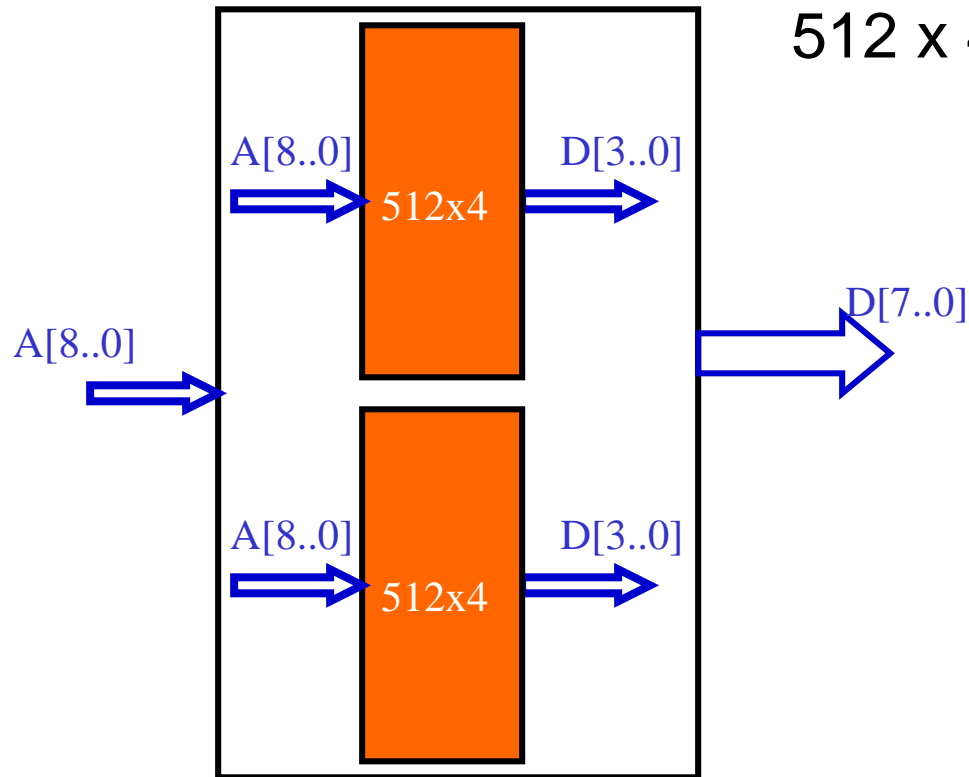


بلوک‌های حافظه

• حافظه

□ تشکیل بلوک بزرگ‌تر:

- تشکیل 512×8 با دو 512×4



- تشکیل 1024×4 با دو 512×4 ؟

بلوک‌های پردازنده

• سیستم دیجیتال:

□ نرم‌افزار:

- اجرا توسط پردازنده
- یک دستور یک دستور

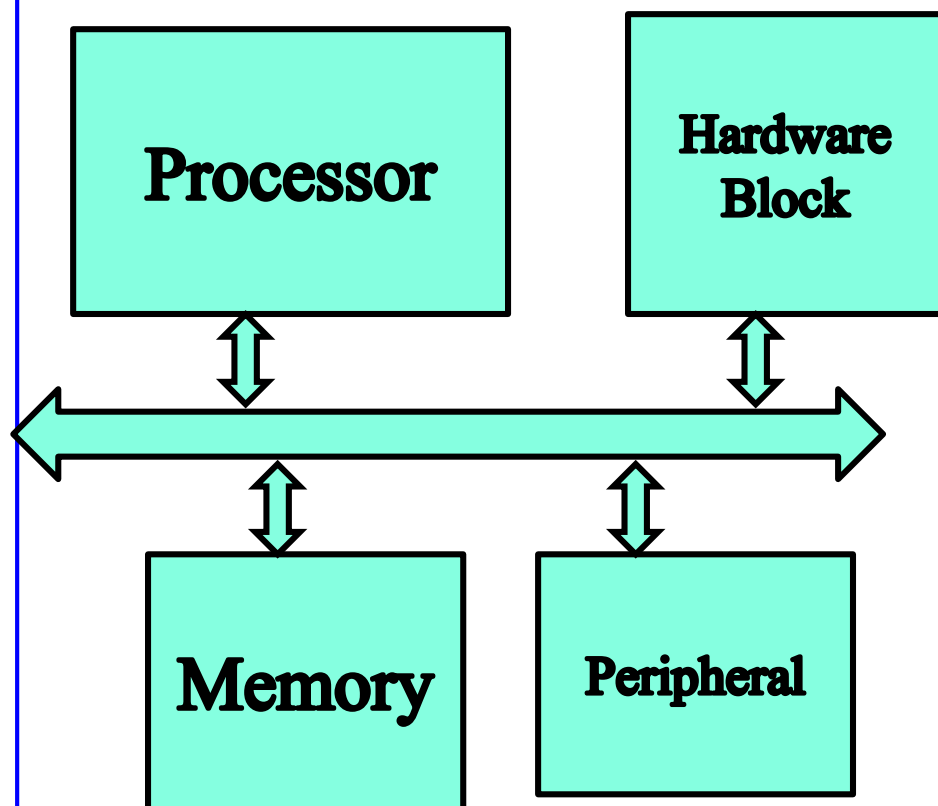
□ سخت‌افزار:

- اجرا توسط LB ها و سایر بلوک‌ها
- اجرای موازی بلوک‌ها

□ FPGA های امروزی:

- پردازنده در تراشه
- حافظه در تراشه
- ...

← کل سیستم روی یک تراشه : SOPC



بلوک‌های پردازنده

• انواع پردازنده:

□ نرم:

- پیاده‌سازی با LBها
- کد پردازنده، آماده در کتابخانه ابزار
- PicoBlaze و MicroBlaze (Xilinx)
- NIOS II (Altera)
- Q90C1 (QuickLogic)

■ اشکالات

- اشغال منابع
- کند
- مصرف توان بالا

• انواع پردازنده: بلوک‌های پردازنده

□ سخت:

- پیاده‌سازی چینش در تراشه
- + سایر امکانات
- حافظهٔ نهان
- منابع ارتباطی استاندارد
- مدارهای واسط
- گذرگاه‌های استاندارد

• انواع پردازنده: بلوک‌های پردازنده

□ سخت:

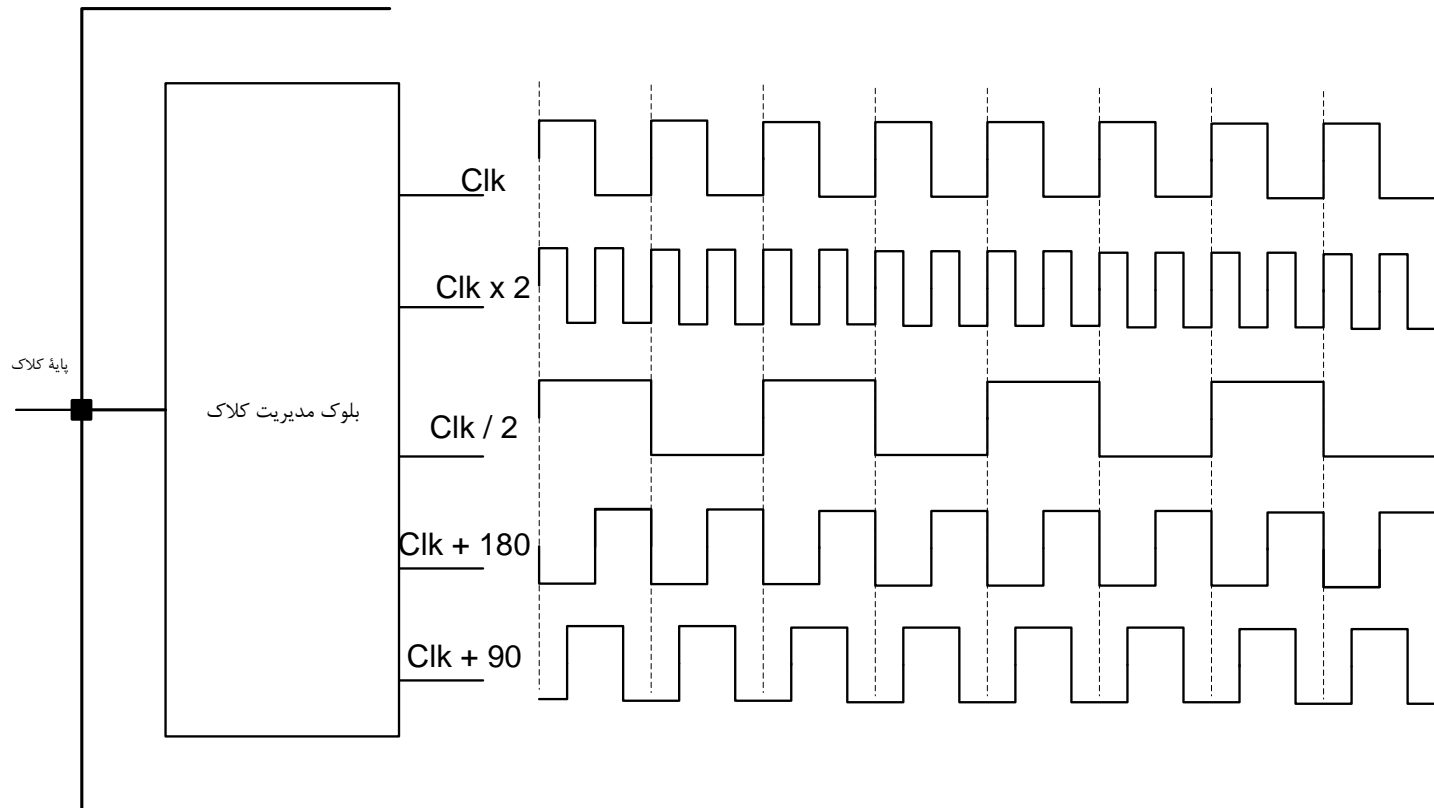
- مساحت بسیار کمتر
- اگر نیاز نباشد، مساحت تلف کرده
- سرعت و توان بسیار بهتر
- PowerPC و ARM (Xilinx)
- ARM (Altera)
- MIPS (QuickLogic)
- در بعضی تراشه‌ها: بیش از یک پردازنده
- ← سیستم چندهسته‌ای

بلوک مدیریت کلاک

• وظایف بلوک مدیریت کلاک:

□ تولید چند کلاک از یک کلاک

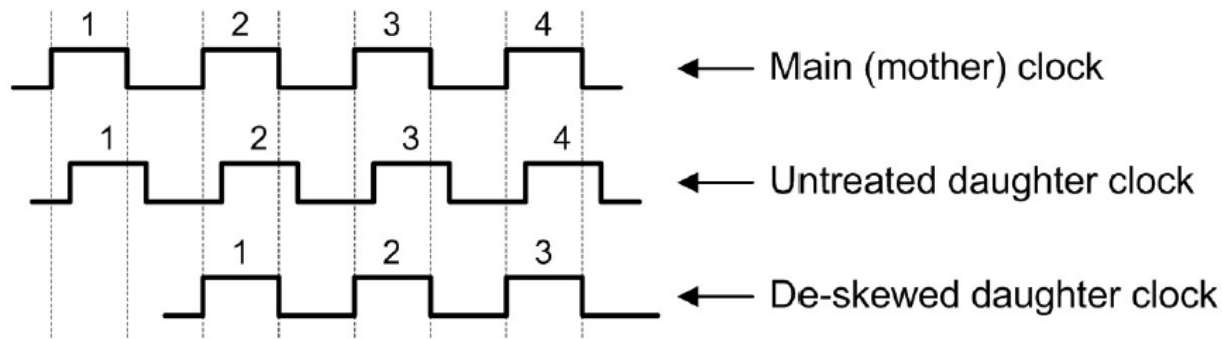
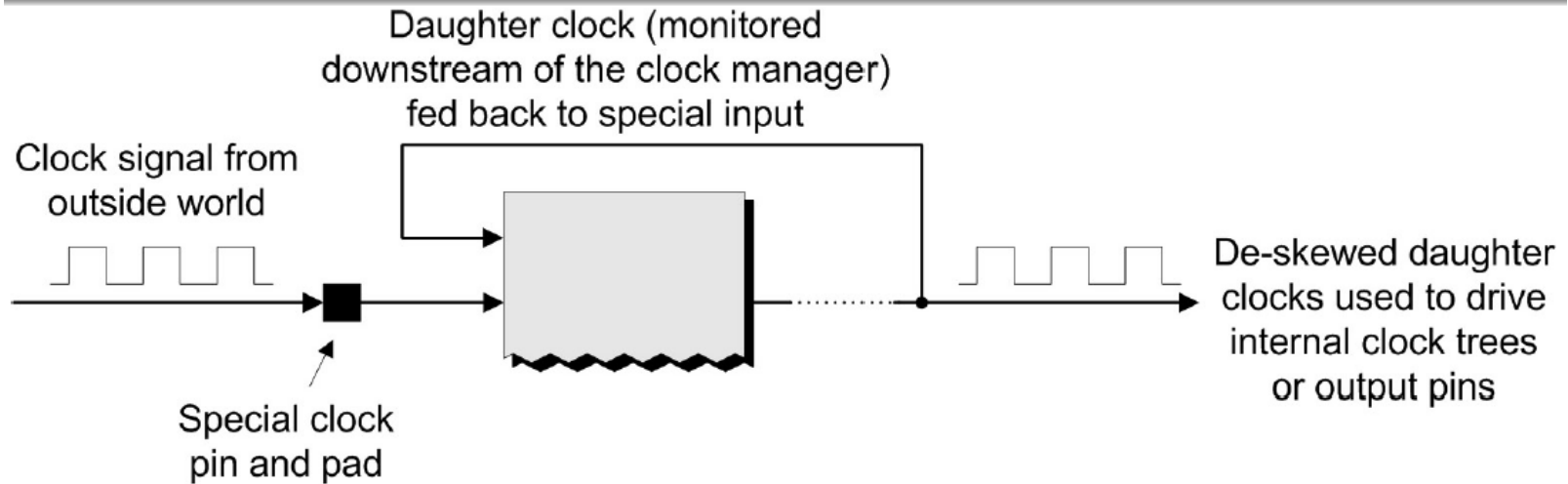
- طراح مشخص می کند



بلوک مدیریت کلاک

• وظایف بلوک مدیریت کلاک:

کاهش یا حذف انحراف کلاک (clock skew) □



بلوک مدیریت کلاک

• وظایف بلوک مدیریت کلاک:

□ کاهش یا حذف لغزش کلاک (clock jitter)

