



پروژه درس طراحی خودکار دیجیتال

شرح پروژه:

هدف از این پروژه، آشنایی دانشجویان با طراحی توأمان^۱ سخت‌افزاری/نرم‌افزاری بر روی سیستم‌های قابل‌بازپیکربندی است. برای این منظور، بایستی از ابزار ISE، متعلق به شرکت Xilinx، که برای پیاده‌سازی مدارات مختلف بر روی FPGAهای این شرکت طراحی شده است، استفاده کرد. در این پروژه دانشجویان بایستی یک طرح پردازشی برای یک کاربرد خاص را در نظر گرفته و با افراز آن به دو بخش سخت‌افزاری و نرم‌افزاری، آن را بصورت توأمان بر روی FPGA پیاده‌سازی نمایند. بخش نرم‌افزاری بصورت یک کد بر روی پردازنده اجرا شده و بخش سخت‌افزاری نیز با طراحی یک واحد سخت‌افزاری خاص منظوره (توسط کدهای HDL) پیاده‌سازی می‌گردد. با ایجاد ارتباط مناسب بین واحد سخت‌افزاری و پردازنده، امکان اجرای کامل طرح پردازشی و دستیابی به نتیجه نهایی امکان‌پذیر خواهد بود. این پروژه برای اساس بخش هم‌طراحی سخت‌افزار و نرم‌افزار سومین دوره‌ی مسابقه کشوری طراحی سیستم‌های دیجیتال با عنوان طراحی یک سامانه رمزگشایی متن با استفاده از الگوریتم ژنتیک است. جهت کسب اطلاعات بیشتر به لینک زیر مراجعه کنید.

http://hdc2016.sbu.ac.ir/?page_id=393

¹ Co-design



فاز اول: آشنایی با ابزار ISE

در این گام بخشی از کد C ارائه شده در این مسابقه که در زیر مشاهده می‌کنید برای پیاده‌سازی در سخت‌افزار انتخاب شده است.

```
Long[] fitnessFunction(string s) //the s variable have 120 char length
{
    long T[27][27]; //2D array
    for (int i = 0; i < 27; i++)
        for (int j = 0; j < 27; j++)
            T[i][j] = 0;
    unsigned int textSize = s.length();
    long sum=0;
    for (unsigned int i = 0; i < textSize-1; i++)
    {
        int a = 0;
        int b = 0;

        if (s[i] == ' ')
            a = 26;
        else
            a = s[i] - 'a';

        if (s[i + 1] == ' ')
            b = 26;
        else
            b = s[i + 1] - 'a';

        T[a][b]++;
    }
}
```

حلقه for که در بالا مشاهده می‌کنید باید ۱۲۰ بار تکرار شود. برای این منظور می‌توان از دو روش استفاده کرد.

۱. تمامی ۱۲۰ قسمت به صورت مازول‌های موازی سخت‌افزاری پیاده‌سازی شوند و حاصل در یک گام آماده

شود. البته این امر موجب مصرف منابع سخت‌افزاری زیادی می‌شود.

۲. انجام این کار به صورت سریال در سخت‌افزار موجب صرفه‌جویی در مصرف منابع می‌شود. همچنین این

امر موجب می‌شود که حاصل بعد از ۱۲۰ گام آماده شود.

این کد را به هر دو روش پیاده‌سازی کنید.



دانشکده مهندسی کامپیوتر

بسمه تعالی
طراحی خودکار مدارهای دیجیتال
نیمسال دوم ۱۳۹۴
تمرین دوم



دانشگاه صنعتی امیرکبیر

تاریخ تحویل ۱۳۹۵/۰۱/۱۷

موارد مورد نیاز در گزارش فاز اول:

۱. تحلیل منابع مصرفی و پارامترهای مرتبط با زمان
۲. کدهای مربوط شامل هر دو نوع پیاده‌سازی
۳. ماژول تست
۴. گزارش شبیه‌سازی

موفق باشید